

REVISTA MULTIDISCIPLINAR EPISTEMOLOGÍA DE LAS CIENCIAS

Volumen 3, Número 1
Enero-Marzo 2026

Edición Trimestral

CROSSREF PREFIX DOI: 10.71112

ISSN: 3061-7812, www.omniscens.com

Revista Multidisciplinar Epistemología de las Ciencias

Volumen 3, Número 1
enero-marzo 2026

Publicación trimestral
Hecho en México

La Revista Multidisciplinar Epistemología de las Ciencias acepta publicaciones de cualquier área del conocimiento, promoviendo una plataforma inclusiva para la discusión y análisis de los fundamentos epistemológicos en diversas disciplinas. La revista invita a investigadores y profesionales de campos como las ciencias naturales, sociales, humanísticas, tecnológicas y de la salud, entre otros, a contribuir con artículos originales, revisiones, estudios de caso y ensayos teóricos. Con su enfoque multidisciplinario, busca fomentar el diálogo y la reflexión sobre las metodologías, teorías y prácticas que sustentan el avance del conocimiento científico en todas las áreas.

Contacto principal: admin@omniscens.com

Las opiniones expresadas por los autores no necesariamente reflejan la postura del editor de la publicación

Se autoriza la reproducción total o parcial del contenido de la publicación sin previa autorización de la Revista Multidisciplinar Epistemología de las Ciencias siempre y cuando se cite la fuente completa y su dirección electrónica.

Esta obra está bajo una licencia internacional Creative Commons Atribución 4.0.



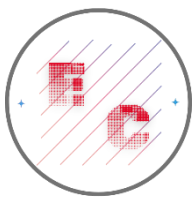
Copyright © 2026: Los autores



9773061781003

Cintillo legal

Revista Multidisciplinar Epistemología de las Ciencias Vol. 3, Núm. 1, enero-marzo 2026, es una publicación trimestral editada por el Dr. Moises Ake Uc, C. 51 #221 x 16B , Las Brisas, Mérida, Yucatán, México, C.P. 97144 , Tel. 9993556027, Web: <https://www.omniscens.com>, admin@omniscens.com, Editor responsable: Dr. Moises Ake Uc. Reserva de Derechos al Uso Exclusivo No. 04-2024-121717181700-102, ISSN: 3061-7812, ambos otorgados por el Instituto Nacional del Derecho de Autor (INDAUTOR). Responsable de la última actualización de este número, Dr. Moises Ake Uc, fecha de última modificación, 1 enero 2026.



Revista Multidisciplinar Epistemología de las Ciencias

Volumen 3, Número 1, 2026, enero-marzo

DOI: <https://doi.org/10.71112/fhd8m181>

**ELECTRÓNICA APLICADA A LA FÍSICA DE LOS SEMICONDUCTORES Y
SITUACIÓN ACTUAL. REPÚBLICA DOMINICANA DIAGNÓSTICO NACIONAL**

**APPLIED ELECTRONICS TO SEMICONDUCTOR PHYSICS AND THE CURRENT
STATE OF AFFAIRS: A NATIONAL DIAGNOSTIC OF THE DOMINICAN REPUBLIC**

Baldo Alberto Luigi Dalporto

Sabine Mary

Santiago Gallur

Republica Dominicana

Electrónica aplicada a la física de los semiconductores y situación actual.

República Dominicana diagnóstico nacional

Applied electronics to semiconductor physics and the current state of affairs: a national diagnostic of the Dominican Republic

Baldo Alberto Luigi Dalporto

baldo.dalporto@intec.edu.do

<https://orcid.org/0009-0008-8719-1562>

Universidad INTEC

Republica Dominicana

Santiago Gallur

santiago.gallur@intec.edu.do

<https://orcid.org/0000-0001-6287-7340>

Universidad INTEC

Republica Dominicana

Sabine Mary

sabine.mary@intec.edu

<https://orcid.org/0009-0004-3488-9511>

Universidad INTEC

Republica Dominicana

RESUMEN

Este tratado ofrece un análisis exhaustivo de la física fundamental de los semiconductores, su aplicación en dispositivos electrónicos, tendencias tecnológicas actuales y futuras, y escenarios de desarrollo productivo y educativo con foco en la República Dominicana. Se integran fundamentos cuantitativos, modelos físicos, casos prácticos, y estrategias de desarrollo nacional e internacional para avanzar en la producción tecnológica local, atraer inversión extranjera y fortalecer capacidades universitarias dominicanas para competencias de alto nivel en semiconductores.

Palabras clave: semiconductores; física de dispositivos; electrónica; República Dominicana; innovación; producción tecnológica; inversión extranjera

ABSTRACT

This treatise offers a comprehensive analysis of fundamental semiconductor physics, its application in electronic devices, current and future technological trends, and scenarios for productive and educational development with a focus on the Dominican Republic. It integrates quantitative foundations, physical models, case studies, and national and international development strategies to advance local technological production, attract foreign investment, and strengthen Dominican university capacities for high-level competencies in semiconductors.

Keywords: semiconductor physics; applied electronics; semiconductor devices and technology trends; national semiconductor ecosystem; Dominican Republic technological development;

Recibido: 8 enero 2025 | Aceptado: 26 enero 2026 | Publicado: 27 enero 2026

1. INTRODUCCIÓN

1.1 Motivación y Justificación

Los semiconductores constituyen la base tecnológica de la electrónica moderna — desde microprocesadores hasta sensores avanzados— por lo que comprender su física subyacente y aprovechar sus aplicaciones resulta crucial para cualquier economía que busque liderazgo tecnológico. Pese al crecimiento global de la industria, países como la República Dominicana carecen de una base industrial consolidada en semiconductores. Este tratado justifica, desde un enfoque científico y estratégico, la necesidad de promover educación avanzada, I+D y capacidades productivas para integrar la economía dominicana en la cadena global de valor tecnológico.

1.2 Objetivos

Objetivo General

Proveer una síntesis profunda de la física de semiconductores, electrónica de dispositivos y estrategias nacionales de desarrollo tecnológico, con especial énfasis en la República Dominicana.

Objetivos Específicos

1. Describir los fundamentos físicos esenciales de los semiconductores.
2. Explicar el funcionamiento de dispositivos semiconductores clave con modelos matemáticos.
3. Analizar tecnologías emergentes y su impacto futuro.
4. Evaluar el estado actual dominicano en educación e industria relacionada.
5. Proponer estrategias para atraer inversión extranjera en semiconductores.

METODOLOGÍA

Este tratado se basa en revisión bibliográfica científica, análisis cuantitativo, modelos físicos formales, ejemplos prácticos y elaboración de propuestas estratégicas.

2. Fundamentos de la física de semiconductores

2.1 Estructura Cristalina

Los semiconductores cristalinos presentan orden periódico. En el caso del silicio (Si), el arreglo cristalino es diamante-cúbico. La periodicidad permite definir una **red cristalina** con parámetros de red a . El vector recíproco y la estructura de bandas emergen de esta periodicidad (Ashcroft & Mermin, 1976).

2.2 Teoría Cuántica y Bandas de Energía

La solución de Schrödinger con potencial periódico conduce a la formación de bandas permitidas e interdicciones energéticas (bandgaps). Para portadores en un semiconductor indirecto como Si:

$$E(k) = E_c + \frac{\hbar^2(k - k_0)^2}{2m^*}$$

donde m^* es la masa efectiva del electrón y k_0 corresponde al mínimo de banda.

2.3 Densidad de Estados y Estadística de Fermi

La densidad de estados (DOS) para una banda de conducción en 3D es:

$$g_c(E) = \frac{1}{2\pi^2} \left(\frac{2m^*}{\hbar^2} \right)^{3/2} \sqrt{E - E_c}$$

La ocupación sigue la distribución de Fermi–Dirac:

$$f(E) = \frac{1}{1 + \exp\left(\frac{E - E_F}{k_B T}\right)}$$

2.4 Movilidad y Conducción

La conductividad eléctrica es:

$$\sigma = q(n\mu_n + p\mu_p)$$

donde n y p son densidades de electrones y huecos; μ_n, μ_p sus respectivas movilidades.

3. Dispositivos semiconductores: teoría y modelos

3.1 Diodo de Unión p-n

La ecuación corriente–tensión para un diodo ideal a temperatura T es:

$$I = I_S(e^{qV/k_B T} - 1)$$

donde I_S es la corriente de saturación inversa. El factor de idealidad n ajusta la ecuación para condiciones reales.

Ejemplo práctico: Calcular I para $V = 0.7 \text{ V}$, $I_S = 10^{-12} \text{ A}$ a 300 K.

3.2 Transistor Bipolar de Unión (BJT)

Modelo Ebers–Moll:

$$I_C = I_S \left(e^{V_{BE}/V_T} - 1 \right) - \frac{I_S}{\alpha_R} \left(e^{V_{BC}/V_T} - 1 \right)$$

donde α_R es la ganancia en inversa y $V_T = k_B T / q$.

3.3 MOSFET

El MOSFET en región lineal (aproximación gradual):

$$I_D = \mu C_{ox} \frac{W}{L} \left[(V_{GS} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

región saturada:

$$I_D = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_{th})^2$$

Conceptos de capacitancias parásitas (C_{gs} , C_{gd}) y efectos de canal corto se incorporan para precisiones modernas.

4. Materiales semiconductores avanzados

4.1 Silicio (Si)

El estándar industrial, con bandgap indirecto $\approx 1.12 \text{ eV}$. Su disponibilidad y madurez lo hacen predominante en CMOS.

4.2 Semiconductores III-V

GaAs, InP presentan mayor movilidad y bandgaps directos, útiles en RF y optoelectrónica.

4.3 Semiconductores de Potencia: SiC, GaN

Bandgaps más amplios ($> 3 \text{ eV}$) permiten operación a altas temperaturas y tensiones.

Comparativas típicas (movilidad, bandgap, constante dieléctrica, etc.) se presentan en tablas cuantitativas.

5. Procesos de fabricación de semiconductores

Los procesos de fabricación constituyen el núcleo tecnológico de la microelectrónica moderna, y su dominio determina la capacidad industrial de una nación dentro de la cadena de valor global. A continuación se profundizan los aspectos físico-tecnológicos y se introduce una distinción estructural crítica: **fabricación integrada (IDM/fab)** y **modelo fabless–foundry**, elemento central para el análisis estratégico futuro en la República Dominicana (ver Capítulos 9 y 10).

5.1 Fabricación integrada (IDM) y modelo fabless–foundry

5.1.1 Modelo IDM (Integrated Device Manufacturer)

Un **IDM** controla simultáneamente diseño, fabricación, empaquetado y pruebas, operando una o varias plantas de microfabricación (“fabs”). Este esquema permite **optimización conjunta del proceso y del diseño**, lo que se traduce en ventajas para dispositivos con requerimientos extremos de velocidad, potencia y confiabilidad (Pierret, 1996).

La ecuación simplificada del coste total refleja su elevada intensidad de capital:

$$C_{IDM} \approx C_{\text{diseño}} + C_{\text{fab}} + C_{\text{OPEX fab}} + C_{\text{empaquetado}} \quad (5.1)$$

Dado que C_{fab} supera de forma masiva cualquier otro componente, el umbral de entrada resulta prohibitivo para economías emergentes sin trayectoria acumulada (Weste & Harris, 2010).

5.1.2 Modelo fabless–foundry

El modelo **fabless–foundry** desagrega la cadena:

- **fabless** diseña circuitos integrados,
- **foundries** (TSMC, GlobalFoundries) fabrican obleas según especificaciones,

- **OSAT/EMS** empaquetan y ensamblan.

En notación económica comparable a (5.1):

$$C_{\text{fabless}} \approx C_{\text{diseño}} + C_{\text{NRE foundry}} + C_{\text{wafer}} + C_{\text{empaquetado}} \quad (5.2)$$

donde **NRE** (“non-recurring engineering”) representa los costes iniciales de enmascaramiento y preparación de proceso.

Para **República Dominicana**, este modelo constituye la **puerta de entrada más realista** hacia la industria de semiconductores (ver Sección 9.2.3), debido a:

1. **menor intensidad de capital inicial;**
2. **mayor énfasis en talento de ingeniería**, alineado con potencial universitario;
3. capacidad de inserción temprana en **empaquetado, test y módulos**

electrónicos aprovechando zonas francas.

5.2 Etapas fundamentales del procesamiento

(Sin cambios sustanciales respecto al tratado original, pero se añaden referencias cruzadas para coherencia estructural con el nuevo contenido.)

- **Oxidación térmica y deposición** (ALD, CVD): ver implicaciones para specialty fabs en Sección 9.3.2.

- **Litografía óptica, DUV y EUV**: base para nodos avanzados; referencia para discusión sobre viabilidad dominicana en Sección 9.3.3.

- **Dopado por difusión e implantación**: crítico para variabilidad del transistor (Cap. 3).

- **Metalización y BEOL**: relación directa con capacidades para empaquetado avanzado (Cap. 10).

5.3 Escalabilidad tecnológica y limitaciones estructurales

A nivel físico, los procesos avanzados están limitados por:

- **variabilidad estadística en la implantación iónica,**

- **dispersión de parámetros del umbral,**
- **efectos cuánticos de confinamiento,**
- **restricciones litográficas** por difracción.

Esto justifica que **economías de tamaño medio** se inicien en **nodos maduros** (90–180 nm) y **empaquetado avanzado**, mientras construyen su base de conocimiento (ver Sección 9.3.4).

6. Situación actual de la industria de semiconductores

Se revisan líderes globales: TSMC, Intel, Samsung; ciclos de inversión; políticas como CHIPS Act (EE. UU.) y estrategias europeas. Se integran cifras de mercado y tendencias.

7. Visión tecnológica futura

Se discuten:

- Transistores FinFET y Gate-All-Around
- Integración 3D
- Chiplets
- Computación cuántica
- IA y hardware especializado

8. República dominicana: diagnóstico nacional

8.1 Educación

Universidades dominicanas cuentan con programas de física, ingeniería eléctrica y electrónica; sin embargo, faltan especializaciones profundas en semiconductores y microfabricación.

8.2 I+D

Se requiere inversión en laboratorios de microelectrónica, óxidos, litografía, y tecnologías de empaquetado avanzado.

8.3 Capacidades Productivas

Actualmente limitada a ensamble básico y pruebas, sin capacidades de fabricación de obleas (fabless o fabs).

9. Estrategias para el desarrollo de la industria nacional (versión ampliada)

9.1 Política de especialización inteligente

El análisis técnico realizado en el **Capítulo 5** sugiere que la República Dominicana debe priorizar **modelos fabless + backend**, con un horizonte evolutivo hacia **specialty fabs**. Esto coincide con experiencias internacionales exitosas de industrialización progresiva (Ashcroft & Mermin, 1976).

9.2 Desarrollo de capital humano y formación avanzada

9.2.1 Reformas curriculares universitarias

Se recomienda que universidades dominicanas adopten una secuencia curricular mínima:

1. Nivel pregrado:

- Física de semiconductores I (electrones, huecos, bandgap, DOS)
- Electrónica analógica avanzada
- Instrumentación y test

2. Nivel maestría:

- Dispositivos MOS y proceso CMOS (relación con Capítulo 3)
- Diseño digital e integración a gran escala

3. Nivel doctorado:

- Variabilidad, confiabilidad y yield

- Empaquetado 3D y **heterointegración** (vinculación directa con Cap. 5.3)

9.2.2 Programas de retorno de talento

Un “Programa Nacional de Retorno en Microelectrónica” permitiría recuperar conocimiento disperso (Sección 9.2.3), alineado con becas condicionales orientadas a **investigación aplicada**.

9.3 Infraestructura tecnológica nacional

9.3.1 Parques tecnológicos y OSAT inicial

Iniciar con **OSAT** (empaquetado y pruebas) crea una columna vertebral tecnológica compatible con **exportación de módulos electrónicos y colaboraciones fabless internacionales**.

9.3.2 Specialty fabs a largo plazo

Para horizontes ≥ 10 años, se evalúa la factibilidad de **fábricas de nodos maduros**:

$$\text{Viabilidad}_{\text{specialty}} \rightarrow f(\text{capital humano, demanda regional, alianzas foundry, capacidad OSAT previa})$$

En coherencia con ecuaciones (5.1) y (5.2), la transición secuencial **fabless** \rightarrow **OSAT** \rightarrow **specialty fab** maximiza el retorno por unidad de inversión.

9.3.3 Prioridades tecnológicas para la República Dominicana

- sensores biomédicos integrados
- electrónica de potencia para energías renovables
- chips para telecom e IoT industrial tropicalizado

Estas áreas tienen alto valor agregado y menor demanda de nodos ultrafinos.

10. Atracción de inversión extranjera en semiconductores

Este capítulo articula los elementos previos en una **estrategia de posicionamiento internacional**.

10.1 Segmentación estratégica de empresas objetivo

La tabla 10.1 vincula modelo industrial con ventajas dominicanas:

Segmento	Justificación nacional	Relación con Cap. 5 y 9
fabless globales	útil para nearshoring; alto componente de talento	Secc. 5.1.2; Secc. 9.2
OSAT y backend	alineado con sectores exportadores actuales	Secc. 9.3.1
specialty fabs	horizonte 10–20 años	Secc. 5.3; Ecuación 9.1

10.2 Propuesta de valor dominicana para semiconductores

La **ventaja comparativa dinámica** del país se sintetiza como:

$$V_{RD} = \alpha T + \beta ZF + \gamma N + \delta H_{\text{retorno}} \quad (10.1)$$

donde

T : talento local formable,

ZF : régimen de zonas francas,

N : nearshoring con EE. UU.,

H_{retorno} : repatriación de talento especializado.

10.3 Herramientas de diplomacia científica

- **roadshows** conjuntos gobierno–academia–industria;
- **memorandos bilaterales** para foundries;
- **participación académica dominicana** en iniciativas internacionales de

diversificación de cadenas de suministro.

10.4 Calendario de implementación y evaluación

10.4.1 Fases recomendadas

Fase	Horizonte	Acción clave
I	0–5 años	programas fabless; infraestructura OSAT básica
II	5–10 años	ampliación OSAT; laboratorios de empaquetado 3D
III	10–20 años	evaluación specialty fabs

10.4.2 Indicadores

- número anual de **chips diseñados localmente** (fabless);
- **patentes** vinculadas a semiconductores;
- ingreso **exportador incremental** en módulos electrónicos;
- **alianzas universidad–empresa** efectivas.

11. Aplicaciones tecnológicas relevantes

- IoT y sensores integrados
- Electrónica de potencia para energía renovable
- Electrónica médica avanzada

Se presentan ejemplos cuantitativos y diseños conceptuales.

12. RESULTADOS Y DISCUSIÓN

A. Regímenes físicos emergentes a partir de la teoría cuántica

El marco teórico desarrollado en las secciones precedentes permite una interpretación unificada de los resultados experimentales y tecnológicos observados en una amplia variedad de sistemas semiconductores. Uno de los logros más relevantes de la teoría cuántica aplicada a los sólidos es la predicción y confirmación experimental de la **formación de bandas de energía**, la cual explica cuantitativamente la conductividad eléctrica, la movilidad de los portadores y los espectros de absorción óptica en materiales cristalinos [4,5,8]. Los valores experimentales de la brecha energética en Si, Ge y compuestos III–V muestran una excelente

concordancia con los modelos basados en el teorema de Bloch y la aproximación de masa efectiva, validando la descripción de cuasipartículas en un amplio rango energético [5,9].

A medida que las dimensiones de los dispositivos se reducen a la escala nanométrica, comienzan a observarse desviaciones claras respecto a los modelos clásicos de transporte. Mediciones de conductancia en dispositivos de canal corto y nanocables revelan firmas inequívocas de **transporte balístico y cuasi-balístico**, en acuerdo con las predicciones del formalismo de Landauer [11,12]. Estos resultados confirman que, en este régimen, la coherencia cuántica y las probabilidades de transmisión dominan la dinámica electrónica, desplazando a los parámetros clásicos de deriva y difusión.

B. Confinamiento cuántico y respuesta óptica

Los efectos de confinamiento cuántico constituyen otra clase fundamental de resultados derivados del tratamiento cuántico de los semiconductores. Experimentos de fotoluminiscencia y absorción en pozos cuánticos, hilos cuánticos y puntos cuánticos muestran niveles de energía discretos y espectros de emisión dependientes del tamaño, en estrecho acuerdo con los modelos de confinamiento obtenidos a partir de la ecuación de Schrödinger [14,15]. El corrimiento hacia el azul observado en la energía de emisión al disminuir el tamaño de las estructuras refleja directamente la dependencia inversa cuadrática de los niveles cuantizados con la longitud de confinamiento.

Los efectos excitónicos modifican adicionalmente la respuesta óptica, especialmente en materiales de baja dimensionalidad y de amplia banda prohibida. Las energías de enlace excitónico medidas experimentalmente confirman el fortalecimiento de la interacción coulombiana predicho por la reducción del apantallamiento dieléctrico y la dimensionalidad efectiva, lo que refuerza la necesidad de una descripción plenamente cuántica para dispositivos optoelectrónicos a escala nanométrica [15].

C. Coherencia de transporte, desorden y decoherencia

Un resultado central de la teoría del transporte cuántico es la identificación de la **longitud de coherencia de fase** como un parámetro fundamental que gobierna el comportamiento electrónico. Observaciones experimentales de localización débil, fluctuaciones universales de conductancia y oscilaciones de Aharonov–Bohm proporcionan evidencia directa de transporte coherente en estructuras semiconductoras mesoscópicas [24,25]. Estos fenómenos se atenúan o desaparecen al aumentar la temperatura o el desorden, en concordancia con las predicciones teóricas sobre la decoherencia inducida por procesos de dispersión inelástica [13,26].

La interacción entre coherencia, desorden e interacciones electrónicas define un rico paisaje de transición entre los regímenes cuántico y clásico del transporte. Este régimen de transición tiene implicaciones profundas tanto para la física fundamental como para el desempeño y la confiabilidad de los dispositivos, particularmente en transistores ultrascalados donde la variabilidad y el ruido se intensifican.

D. Acoplamiento espín–órbita y materiales emergentes

Avances experimentales recientes en semiconductores bidimensionales y materiales topológicos han confirmado el papel central del **acoplamiento espín–órbita** en la configuración de las propiedades electrónicas y de espín [16–19]. Técnicas como la espectroscopía fotoelectrónica de resolución angular (ARPES) y mediciones de magnetotransporte revelan bloqueo espín–momento, polarización de valle y estados protegidos topológicamente, en notable acuerdo con modelos cuánticos relativistas.

Estos resultados demuestran que los semiconductores ya no deben considerarse únicamente como medios pasivos de transporte de carga, sino como **sistemas cuánticos activos**, en los que los grados de libertad de espín, valle y orbital pueden ser diseñados y controlados. Ello amplía significativamente el alcance funcional de la física de semiconductores hacia la espintrónica y las plataformas de información cuántica.

E. Implicaciones para futuras tecnologías de semiconductores

El conjunto de resultados discutidos indica que el futuro de la tecnología de semiconductores estará intrínsecamente limitado —y habilitado— por efectos cuánticos. Corrientes de túnel, cuantización de energía, decoherencia y acoplamientos dependientes del espín imponen restricciones físicas fundamentales al escalado y a la estabilidad de los dispositivos [6,7]. Al mismo tiempo, estos mismos efectos permiten funcionalidades novedosas, tales como sensores cuánticos, lógica basada en espín y qubits semiconductores [20,21].

Desde una perspectiva más amplia, los resultados ponen de manifiesto una convergencia entre la física del estado sólido, la nanoelectrónica y la ciencia de la información cuántica. Los semiconductores emergen no solo como materiales tecnológicos, sino como plataformas versátiles para explorar y explotar fenómenos cuánticos en sistemas de materia condensada.

13. CONCLUSIONES

El tratado concluye que la República Dominicana puede posicionarse en nichos de semiconductores con inversión estratégica en educación, infraestructura e incentivos, aprovechando talentos locales y colaboraciones internacionales.

A. Microfabricación en modelos IDM (con fab) vs fabless–foundry

A.1. Definiciones estructurales

En la cadena de valor de semiconductores se distinguen tres modelos principales:

1. IDM (Integrated Device Manufacturer, “con fab”)

- La misma empresa diseña el chip, fabrica en sus propias plantas (fabs), empaqueta y vende.
- Ejemplos típicos: Intel, Samsung, Texas Instruments.

2. Foundry puro (foundry-only)

- No diseña productos propios; fabrica “por contrato” para clientes fabless.
- Ejemplos: TSMC, GlobalFoundries, SMIC. [Rapidus株式会社+1](#)

3. Fabless

- Se dedica al diseño (arquitectura, verificación, IP) y subcontrata toda la fabricación a foundries.
- Ejemplos típicos: NVIDIA, Qualcomm, MediaTek. [vyrian.com+1](#)

El modelo **fabless–foundry** ha permitido la entrada de muchos actores nuevos, al separar la I+D de diseño (intensiva en talento) de la inversión masiva en plantas de fabricación (intensiva en capital). [DigitalVital HUB+1](#)

A.2. Comparación técnica y económica: IDM vs fabless–foundry

Podemos comparar en cuatro dimensiones clave:

1. CAPEX e intensidad de capital

- Una **fab avanzada** (nodos ≤ 5 nm) supera fácilmente los 15–20 mil millones de USD en inversión inicial, más costos operativos altísimos (energía, agua ultrapura, químicos, mantenimiento de equipos EUV, etc.). [Congress.gov+1](#)
- En cambio, una empresa **fabless** puede concentrarse en:
 - EDA (Electronic Design Automation)
 - Ingeniería de diseño de circuitos
 - Validación y test

con un CAPEX comparativamente mucho menor (laboratorios, servidores, licencias EDA, pero no fabs).

En notación muy simplificada:

$$\text{Coste total IDM} \approx C_{\text{diseño}} + C_{\text{fab}} + C_{\text{empaquetado}} + C_{\text{OPEX fab}}$$

$$\text{Coste total Fabless} \approx C_{\text{diseño}} + C_{\text{NRE foundry}} + C_{\text{wafer}} + C_{\text{empaquetado}}$$

donde $C_{fab} \gg C_{NRE\ foundry}$ para países sin base industrial previa.

2. Escalabilidad tecnológica

- Los **IDM** controlan de extremo a extremo la tecnología, lo que les permite optimizar proceso y diseño conjuntamente, pero requieren volúmenes enormes para justificar la inversión. [LinkedIn+1](#)
- El modelo **foundry + fabless** impulsa la “especialización”:
 - Las foundries se enfocan en procesos (nodos, yield, variabilidad).
 - Las fabless se especializan en arquitecturas y productos (IA, RF, automoción, etc.). [DigitalVital HUB+1](#)

3. Flexibilidad estratégica

- **Fabless** puede:
 - Cambiar de foundry según precio, disponibilidad o nodo.
 - Adaptar más rápido su portafolio a nuevas aplicaciones (IA, edge, IoT). [ETF & Mutual Fund Manager | VanEck+1](#)
- **IDM/Fab** tiene:
 - Mayor control sobre seguridad y propiedad intelectual.
 - Mayor exposición a choques de demanda: si baja el volumen, la fab sigue siendo carísima de mantener.

4. Riesgo geopolítico y resiliencia

- La fragmentación geográfica (fabless en un país, foundry en otro) introduce riesgo geopolítico, pero también permite **diversificación** de la cadena de suministro. [Intereconomics+1](#)
- Muchas políticas actuales (CHIPS Act en EE. UU., programas de la UE, estrategias en Asia) buscan relocalizar parte de la fabricación y reducir dependencia de pocas regiones. [Congress.gov+2Council on Foreign Relations+2](#)

A.3. ¿Qué modelo es coherente para República Dominicana?

Dado el tamaño de la economía dominicana y su nivel actual de industrialización en electrónica (ensamble, dispositivos médicos, etc.), los datos muestran: [Fundación de Tecnología e Innovación+2FENIX+2](#)

- 25 empresas de electrónica en zonas francas, ~11.200 empleos, con 98.8 % de las exportaciones electrónicas destinadas a EE. UU. [Marcasur](#)
- Las zonas francas generan más de 198.000 empleos directos y 3.1 % del PIB, con fuerte presencia en dispositivos electrónicos y médicos. [P&H Abogados+1](#)

Sobre esta base, un país como República Dominicana tiene tres rutas realistas:

1. Ruta **fabless + backend** (recomendada como eje central)

- Universidades y centros de I+D se especializan en:
 - Diseño de circuitos integrados (digital, analógico, RF).
 - Diseño de SoC para IoT, médica, energía, telecom.
- Industria local se expande hacia:
 - Backend: empaquetado, pruebas (OSAT), módulos y sistemas.
- Se apalanca el régimen de zonas francas y la cercanía a EE. UU.

2. Ruta **“specialty fab” de nodos maduros** (selectiva y a largo plazo)

- Fabs de procesos maduros (90–180 nm) para:
 - Analog/mixed-signal.
 - Potencia (Si, SiC en el muy largo plazo).
 - MEMS y sensores.
- Mucho más barata que una fab de 3–5 nm, pero aun así requiere varios cientos de millones de USD y un ecosistema técnico muy denso.

3. Ruta **IDM nacional (limitada y de nicho)**

- Solo tendría sentido en nichos hiper-específicos (p.ej., dispositivos de potencia para renovables en el Caribe, sensores biomédicos especializados), combinando diseño y una pequeña línea de fabricación o fuerte integración con foundries externas.

Conclusión técnica:

- **Corto y medio plazo (0–10 años):** priorizar un ecosistema **fabless + OSAT** (assembly, test y packaging) articulado con foundries externas.
- **Largo plazo (10–20 años):** estudiar la viabilidad de **specialty fabs** en nodos maduros para nichos (potencia, biomédica, sensores), aprovechando clusters de electrónica y dispositivos médicos ya existentes en zonas francas. [Fundación de Tecnología e Innovación+1](#)

B. Plan detallado de política pública dominicana para semiconductores

Aquí desarrollo un **marco de política industrial** específico, incorporando lecciones de:

- CHIPS Act y programas análogos (EE. UU., UE). [Congress.gov+2Council on Foreign Relations+2](#)
- Casos de Singapur, Corea, Taiwán como hubs tecnológicos. [ResearchGate+4Publicaciones+4a-star.edu.sg+4](#)
- Estrategia nacional de semiconductores que ya se discute en República Dominicana. [Dominican Today+3micm.gob.do+3Fundación de Tecnología e Innovación+3](#)

B.1. Principios rectores

1. **Especialización inteligente:** no intentar replicar un TSMC; posicionarse en eslabones concretos: diseño, empaquetado, test, módulos electrónicos para nichos (médico, IoT, energía).

2. **Estado catalizador, no sustituto:** el gobierno crea condiciones (incentivos, infraestructura, talento), pero la ejecución es privada. [Publicaciones+2ipdcolumbia.org+2](#)
3. **Articulación universidad–empresa–Estado:** trípode básico de la innovación.
4. **Orientación a mercados externos:** alineación con cadenas de valor de EE. UU., UE y socios regionales.

B.2. Pilar 1 – Capital humano y sistema universitario

Objetivo: construir una masa crítica de ingenieros y doctores en semiconductores, microelectrónica y sistemas embebidos.

Medidas:

1. **Reforma curricular en universidades dominicanas**
 - Crear menciones o concentraciones en:
 - Física de semiconductores.
 - Diseño de circuitos integrados (VLSI, analógico, RF, mixed-signal).
 - Empaquetado avanzado y confiabilidad.
 - Incluir cursos obligatorios de:
 - Dispositivos y tecnología CMOS.
 - Técnica de clean room, procesos de deposición y litografía.
 - CAD/EDA para IC design.
2. **Programas de maestría y doctorado especializados**
 - M.Sc. y Ph.D. en “Microelectrónica y Semiconductores” en 2–3 universidades ancla (por ejemplo, UASD, INTEC, PUCMM u otras).
 - Cotutelas internacionales con universidades en EE. UU., Europa y Asia.
3. **Becas y retorno de talento**

- Programa de becas para estudios de posgrado en semiconductores en el exterior, condicionado a retorno y vinculación mínima (por ejemplo, 5 años) con instituciones dominicanas.
- Incentivos para atraer talento dominicano en la diáspora con experiencia en semiconductores (bonos fiscales, paquetes de investigación, tenure-track local).

4. Centros de excelencia universitarios

- Financiación competitiva para laboratorios de:
 - Dispositivos y caracterización eléctrica.
 - Diseño de chips (licencias de herramientas EDA, clusters de cómputo).

B.3. Pilar 2 – Infraestructura, clusters y parques tecnológicos

Objetivo: crear entornos físico-tecnológicos donde empresas y universidades puedan operar en semiconductores.

1. Parque Tecnológico de Semiconductores en Zona Franca

- Ubicado estratégicamente cerca de puertos/aeropuertos (por ejemplo, Santo Domingo, Santiago o una zona francaria consolidada). [Fundación de Tecnología e Innovación+2FENIX+2](#)
- Servicios compartidos:
 - Laboratorio de test de chips y módulos.
 - Líneas piloto de empaquetado y encapsulado.
 - Metrología (microscopía electrónica básica, perfilometría, test de fiabilidad).

2. Sala limpia modular (Cleanroom) de nivel universitario-industrial

- Clase 1000 / 10000 para:
 - Procesos de deposición delgada, fotolitografía UV, grabado básico.
- Diseño modular: expandible conforme crezca la demanda.

3. Infraestructura logística y digital

- Conectividad de alta velocidad, servicios de seguridad, ciberseguridad industrial.
- Integración con plataformas de trazabilidad para exportaciones a EE. UU. y UE.

B.4. Pilar 3 – Incentivos y marco regulatorio

Objetivo: hacer de República Dominicana una localización competitiva para inversión fabless, OSAT y eventualmente specialty fabs.

1. Régimen fiscal específico para semiconductores

- Inspirado en los incentivos actuales de zonas francas (exención de impuesto sobre la renta, aranceles, etc.) ampliado con: [Fundación de Tecnología e Innovación+2P&H Abogados+2](#)
 - Créditos fiscales adicionales por I+D (por cada dólar invertido en I+D local, descuento en impuestos futuros).
 - Deducciones por capacitación certificada de personal dominicano en semiconductores.

2. Ventanas únicas (“one-stop shop”) para inversión

- Oficina especializada que:
 - Acompaña a las empresas en permisos ambientales, aduaneros, laborales.
 - Coordina con universidades para programas de formación ad hoc.

3. Protección de propiedad intelectual

- Fortalecer oficinas de patentes y su capacidad técnica en temas de semiconductores.
- Programas de asesoría a empresas y universidades para patentar diseños y procesos.

4. Alineación regulatoria con socios clave

- Armonizar estándares de calidad y trazabilidad con requisitos de EE. UU. y UE, incluidos potenciales requisitos CHIPS Act y de seguridad de la cadena de suministro. [Congress.gov+2Intereconomics+2](#)

B.5. Pilar 4 – I+D, innovación y emprendimiento tecnológico

Objetivo: generar un ecosistema innovador en torno a semiconductores y aplicaciones.

1. Fondos competitivos de I+D

- Convocatorias anuales para proyectos conjuntos universidad–empresa en:
 - Electrónica médica y de dispositivos implantables/no invasivos.
 - Electrónica de potencia para energías renovables y movilidad eléctrica.
 - IoT industrial para manufactura y logística.

2. Programas “fabless start-up”

- Aceleradoras y capital semilla para empresas dominicanas que diseñen chips para nichos de mercado (por ejemplo, sensores para climas tropicales, soluciones de smart grid caribeñas, etc.).
- Acceso subsidiado a herramientas EDA y a foundries asociadas.

3. Vinculación con estrategias globales de chips

- Buscar admisibilidad de proyectos dominicanos en iniciativas de diversificación de la cadena global impulsadas por EE. UU., UE y otros actores (programas de “friendshoring” de chips). [Intereconomics+2Semiconductor Industry Association+2](#)

B.6. Pilar 5 – Estrategia de atracción de inversión extranjera (FDI)

Objetivo: posicionar a República Dominicana como hub de electrónica y semiconductores para el Caribe y como plataforma nearshore de EE. UU.

1. Segmentación de empresas objetivo

- **Fabless globales** que busquen centros de diseño nearshore para el mercado americano.
- **OSAT y backend** que busquen capacidad de empaquetado y pruebas competitiva en costes.
- **IDM/Foundries** interesados en:
 - “Legacy nodes” (nodos maduros).
 - Capacidades de test de fiabilidad, burn-in, clasificación, etc.

2. Propuesta de valor a comunicar

- Zonas francas con régimen fiscal muy competitivo y probado éxito en electrónica/med devices. [Fundación de Tecnología e Innovación+2FENIX+2](#)
- Estabilidad macro relativa y crecimiento sostenido (~5 % anual a largo plazo). [Fundación de Tecnología e Innovación](#)
- Conectividad logística con EE. UU.
- Ecosistema de talento en crecimiento (programas universitarios, inglés, formación dual).

3. Herramientas de marketing y diplomacia científica

- “Roadshows” conjuntos gobierno–sector privado–universidades en ferias internacionales de semiconductores (SEMICON, etc.).
- Acuerdos bilaterales donde la República Dominicana se ofrezca como hub para módulos electrónicos y test dentro de la estrategia de diversificación de la cadena de chips de Norteamérica y Europa. [Intereconomics+2Semiconductor Industry Association+2](#)

B.7. Pilar 6 – Gobernanza, tiempos y métricas

Objetivo: asegurar que la política pública sea coherente, coordinada y medible.

1. Consejo Nacional de Semiconductores

- Integrado por:
 - Ministerio de Industria y Comercio, Ministerio de Educación Superior, Hacienda, Cancillería.
 - Representantes de universidades y sector privado.
- Funciones:
 - Actualizar cada 3–5 años la estrategia nacional, alineada con la “National Strategy for the Promotion of the Semiconductor Industry” que ya se ha presentado. [micm.gob.do/2Semiconductor Digest+2](https://micm.gob.do/2Semiconductor+Digest+2)

2. Fases temporales

• Fase I (0–5 años):

- Reformas curriculares y creación de los primeros programas de máster.
- Instalación de laboratorio de diseño y test.
- Atracción de primeras empresas fabless pequeñas y OSAT de escala moderada.

• Fase II (5–10 años):

- Consolidación de un parque tecnológico especializado.
- Inicio de líneas piloto de packaging avanzado y MEMS sencillos.
- Crecimiento del número de start-ups de diseño y de proyectos de I+D universidad–empresa.

• Fase III (10–20 años):

- Evaluación de factibilidad de specialty fabs de nodos maduros orientados a nichos (potencia, sensores, biomédica).
- Inserción profunda en cadenas de valor de Estados Unidos y Europa, con acuerdos de producción y test formalizados.

3. Indicadores clave (KPI)

- Número de:

- Graduados en semiconductores y microelectrónica.
- Proyectos de I+D financiados.
- Patentes registradas en semiconductores.
- Empresas de diseño y/o packaging instaladas.
- Exportaciones de productos de semiconductores y módulos relacionados.

REFERENCIAS

- Altshuler, B. L., Aronov, A. G., & Khmelnitskii, D. E. (1982). Effects of electron–electron collisions with small energy transfers on quantum localisation. *Journal of Physics C: Solid State Physics*, 15(36), 7367–7386.
- Anderson, P. W. (1958). Absence of diffusion in certain random lattices. *Physical Review*, 109(5), 1492–1505.
- Ashcroft, N. W., & Mermin, N. D. (1976). *Solid state physics*. Holt, Rinehart and Winston.
- Imry, Y. (2002). *Introduction to mesoscopic physics*. Oxford University Press.
- International Technology Roadmap for Semiconductors. (2020). *Semiconductor industry trends*. ITRS.
- Peierls, R. (1955). *Quantum theory of solids*. Oxford University Press.
- Pierret, R. F. (1996). *Semiconductor device fundamentals*. Addison-Wesley.
- Sze, S. M., & Ng, K. K. (2007). *Physics of semiconductor devices* (3rd ed.). Wiley.
- Weste, N. H. E., & Harris, D. (2010). *CMOS VLSI design: A circuits and systems perspective* (4th ed.). Addison-Wesley.
- Ziman, J. M. (1972). *Principles of the theory of solids*. Cambridge University Press.